

## TD N 1 : Conception des systèmes numériques en VHDL

### Exercice 1

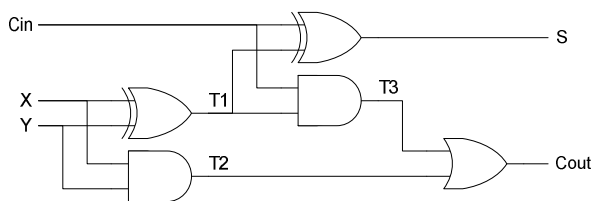
Exemple 1 1.

**Donner dans un tableau les Technologies de circuits intégrés à application spécifique (ASIC ) en Logique fixe et en Logique programmable**

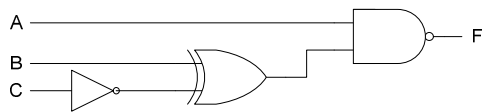
### Exercice 2

**Donner le code VHDL, le schéma dans l'éditeur et le schéma donné par RTL VIEW des circuits et Table de vérité des Exemples suivants à partir du logiciel QuartusII:**

Exemple 2 1.



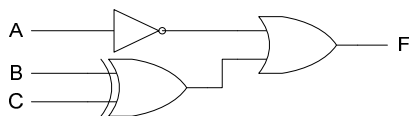
Exemple 2 2.



Exemple 2 3.

<i>A</i>	<i>B</i>	<i>C</i>	<i>F</i>
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

Exemple 2 -5.



Exemple 2 11 – une porte ET à nombre d'entrées variables

Exemple 2 12– GENERER une bascule D

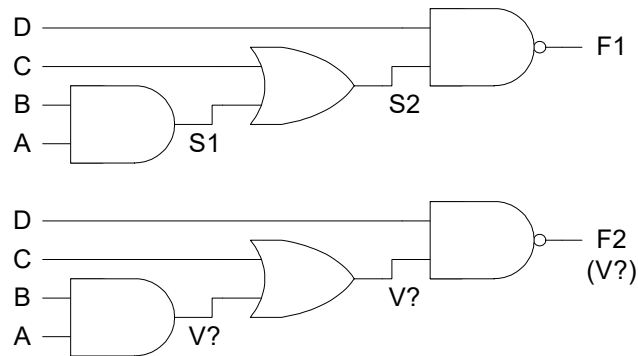
*Exemple 2-13 – deux architectures de bascule D avec initialisation asynchrone ou synchrone*

*Exemple 2-14 Loquet D*

*Exemple 2-15 Donner une fonction qui revoie la fonction logique ET le nombre d'entrées est passé en paramètre dans la fonction*

### Exercice 3

*Exemple 1 – signaux et variables pour la modélisation*



*Exemple 5 1 – multiplexeur 2:1*

*Exemple 5 2 – description comportementale d'un multiplexeur général*

*Exemple 5 3 – décodeur 3:8*

*Exemple 5 4 – décodeur général*

*Exemple 5 5 – encodeur à priorité*

*Exemple 5 6 – tampon à trois états*

*Exemple 5 7 – registre à chargement parallèle*

*Exemple 5 8 – registre à décalage*

*Exemple 5 9 – bloc des registres (4 registres) avec commande de chargement et deux ports de sortie A et B*

*Exemple 5 10 – mémoire des données generic en taille de la mémoire et taille du mot binaire*

*Exemple 5 11 – unité arithmétique*

*Exemple 5 16 – unité logique pour entrées A et B*

*Exemple 5 17 – comparateur pour entrées A et B*

*Exemple 5 17 – unité arithmétique, logique et comparateur pour entrées A et B*

*Exemple 5 18 – compteur synchrone à quatre modes*