

THESE DE DOCTORAT

Présentée par

M. ATTAOUI YASSINE

Formation Doctorale en Sciences et Techniques de l'Ingénieur

Sous le thème :

« Enhancing Timing Accuracy in Post-Placed Gate Netlists through Machine Learning: Application for Power Optimization in ASIC Design »

Discipline : Génie Électrique

Spécialité : Électronique, Informatique & Intelligence Artificielle

Date et heure : **12 octobre 2024 à 11h**

Lieu : **Salle des Conférences Otman El Fillali Meknasi de l'ENSA de Tanger.**

Membres du jury :

Président et Rapporteur:

AMAMI Benaissa

FST de Tanger, UAE

Rapporteurs :

- FAITAH Khalid

ENSA d'El Jadida, UCA

- LYHYAOUI Abdelouahid

ENSA de Tanger, UAE

Examinatrice :

- ALAOUI ISMAILI Zain El Abidine

ENSIAS de Rabat, UM5

- EL BOUANANI Faissal

ENSIAS de Rabat, UM5

Invité:

CHENTOUF Mohamed

Siemens, Rabat

Directeur:

EL MOURABIT Aimad

ENSA de Tanger, UAE